PATENT ABSTRACTS OF JAPAN

(11) Publication number: 05090600 A

(43) Date of publication of application: 09.04.93

(51) Int. CI

H01L 29/788 H01L 29/792

(21) Application number: 03205875

(22) Date of filing: 16.08.91

(71) Applicant:

ROHM CO LTD

(72) Inventor:

NAKAMURA TAKASHI

(54) FERROELECTRIC DEVICE

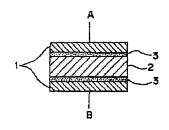
(57) Abstract:

PURPOSE: To relax strain on the interface and reduce film fatigue in a ferroelectric device by interposing an intermediate layer aimed at stress relaxation between a ferroelectric and a conductor.

CONSTITUTION: An intermediate layer 3 is interposed between a conductor electrode 1 and a ferroelectric substrate 2 in order to relax interface stress where the conductor electrode 1, the intermediate layer 3, the ferroelectric substrate 2 and the conductor electrode 1 are consecutively stacked in structure. As a result, it is preferable that the intermediate layer 3 is provided with identical or similar structure to perovskite structure of the ferroelectric substrate 2 and produces displacement polarization in a direction identical to the ferroelectrics by its electric field. It is more preferable that its elastic properties be weak and, what is more, its residual polarity is 0 or an approximate value to 0. More specifically, the intermediate layer 3 made of SrTiO3 is stacked on the upper and the lower sides of the ferroelectrics having spontaneous polarization induced by displacement polarization. The conductor layer 1 is further stacked thereon in structure so that a ferroelectric device may be created.

This construction makes it possible to reduce film fatigue accompanying polarization inversion.

COPYRIGHT: (C)1993,JPO&Japio



		*
	141	
		9
	3	

(19)日本協特新庁(JP)

(12) 公開特許公報(A)

(11)特許出類公開番号

特開平5-90600

(43)公開日 平成5年(1993)4月9日

(51)Int.Cl.*

識別記号 厅内整理番号

FI

技術表示層所

H 0 1 L 29/788 29/792

8225-4M

H01L 29/78

3 7 1

審査請求 未請求 請求項の数1(全 4 頁)

(21)出題番号

(22)出顧日

特願平3-205875

平成3年(1991)8月16日

(71)出版人 000116024

ローム株式会社

京都府京都市右京区西院灣崎町21番地

(72) 発明者 中村 孝

京都府京都市右京区西院带崎町21番地 ロ

一厶抹式会社内

(74)代理人 弁理士 安村 高明 (外1名)

(54) [発明の名称] 強誘電体デバイス

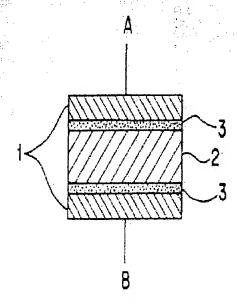
的【要約】

(修正有)

【目的】 強素電体層の導電体との界面での膜膜労を減

少させる。

【構成】 強烈電体デバイスを構成する導電体と3錯繁電体層2間に腹膜分を緩和する中間層3を形成する。



【特許録の範囲】

【請求項1】 変位分極による自発分極を持つ残骸電体又は強誘電体間膜を、一対の導電体基板又は導電体間膜の間に介在させた構造の残骸電体デバイスにおいて、前記強誘電体と導電体の間に、強誘電体と同じ方向に変位分極を生じて常温で残留分極が大略のになるペロブスカイト構造を持つ界面における応力緩和用の中間層を夫々介在させてなることを特徴とする強弱電体デバイス。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、強誘電体メモリー等、 強誘電体の分極反転を利用する強誘電体デバイス、特に コンデンサーに関レ、界面での歪み応力を緩和してその 特性を向上せんとするものである。

[0002]

【従来の技術】従来、この種のコンデンサーにおいて、第1図に示す如く、強誘電体2の結晶語向性を良くするために、導電体電極2としてF.C.C.金属(主にPt)が使われている例が多い。例えばPZTと電極の間にTa205を形成するという提案があるが、Ta205(をr≒25)では誘電率がまだ小さく、反転電上が高くなってしまう上に、PZTとは結晶性が全く異なるために結晶性の悪化に結がる欠点があった。

【の003】
【発明が解決しようとする課題】しかし、従来技術において分極反転による譲渡労は、主に膜の配向性が原因であると考えられてきた。最近配向性を良くしても譲渡労の解決にはならないという発表もある。ペロブスカイト型の発誘電体(PZT等)は変位分極を起こすため、Pt等、変位分極を起こさないものとの間の界面で歪みが重ちる。このをみが原因となりその界面において格子破壊等が発生して腹疾労に結がると考えられる。本発明は、上記の如き従来のコンデンサーに生じる界面での歪みを緩和し腹疲労を減少させるというものである。

【0004】本発明は、上記従来の問題点を解決すべく、この程的競技体デバイスにおいて、その界面の歪みを緩和し膜皮労を減少させることを目的とするものであ

[0005]

【課題を解決するための手段】上記目的を達成するために、本発明は、変位分極による自発分極を持つ強誘電体を一対の導電体ではさむコンデンサーにおいて、強誘電体と各導電体間に応力緩延応見的とする中間層として、強誘電体層と同じ、又は類似するペロブスカイト構造を、有し、かつ電界によって同じ方向に変位分極を生じ、さらに弾性の弱く、かつ又、常温等の動作温度において残留分極がひ又はそれに近い値をとるものを介在させることが改とする強誘電体デバイスを提供せんとするものである。

【0006】上記の如き構成で導電体と強誘電間に歪み

の緩和層を形成する中間層の村質として好ましい条件は、電界により変位分極を発生し、常誘電体、反強繁電体のように変位による自発分極が0尺はそれに近く、かつ弾性が弱くで発素電体と分子構造が類似して、さらに誘電率が高いものが好ましい。

【0007】中間層は、例えば、強誘電体にPZT(PbZrxTil-xO3)を用いたときに、上記の条件にあてはまるものとしては、SrTiO3(常誘電性)や反対誘電体であるPbZrO3のようにペロブスカイト構造やそれに類似の構造を有するもので、常誘電体、反発誘電体のような残留分極がOかそれに近いもの(動作温度において)が挙げられる。

[8000]

【作用】上記の如く、本発明の強誘電体デバイスの中間層としてSrTiO3を用いると、SrTiO3は比誘電率が200程度のものであるために、シリコン酸化膜の約50倍シリコン窒化膜の約30倍の膜厚であっても同程度のVFを得ることができるものであり、又このために滞納化による面積の低減にも有利になる。

めに微細化による面積の低減にも有利になる。 【0009】したがって、本発明は、分極反転にともなう膜原分を減少させることにより、例えばそれを利用するメモリー素子の書き換え可能回数が増加する一方、又、外部電界が0のとき、界面での応力が緩和されるためデータ保持時間が長くなる。

[0010]

【実施例】以下、本発用にかかる発誘電体デバイスの実施例を図面を参照して説明する。図2乃至図5において、4は半導体基板、7は不純物主入層、5は純緑膜2は半導体基板4上に設けた発酵電体、3は減熱素電体層2の上部及び下部に設けた一対の応力緩和のSrTiO3よりなる中間層にして、1は該中間層3のさらに外側に設けた一対の導電体電極である。6は西線層、8はゲート番板。9はゲート番化値である。

側に設けた一対の導電体電極である。6は配線層、8は ダート電極、9はゲート酸化膜である。 【0011】図2は、単独のコンデンサーを示し、導電体電極1、中間層3、強誘電体基板2、中間層3、導電体電極1を順次積み重ねた構造を持つものである。

本電性1を開放機の単語にははされている。 等電体電極1を開放機の単語であるとの間に介在させる中間層3は 界面における応力の終知を目的とするもので、この中間層に用いる物質の条件としては、強素電体と同じ、又、電界によって強調電体と同じ方向に変位分極を生じ、かつ弾性の弱いもので、しかも動作温度において残留極が0又はそれに近い値をとるものが呼ばしい。本発明に用いる中間層としては、例えば、強調電体に上記の如き条件にあては第一十一×03)を用いたときに上記の如き条件にあて強素であるとりとア「03のようにペロブスカイト構造をそれに類似の構造を有するもので、常認電体、反致誘電体のような残留分極が動作温度において0かそれに近いも

のが挙げられる。

【0013】上記の如き構造のコンデンサーとしての強 該電体デバイスで、分極による導電体、強誘電体、中間 層の変位をそれぞれ、XM、XF、XBとすると、それ による歪みとしてそれぞれの界面で、

導電体-中間層 |XM-XB|≒XB……(i) 中間層- 強誘電体 | XB-XF|(ii) に相当する歪みが生じる。 (ii) よりXBがXFに近 い程、強誘電体にかかる歪みが緩和されることがわか る。逆に、(i)はXBが大きい程歪みが大きくなる が、(i)では直接分極反転に関与しない界面である。 このような強烈電体コンデンサーの構造では分極を反転 させると分極を反転させない時よりだんぜん大きくなる 事を考えると、XBは少々大きくなっても(i),(i i)の界面では関東労に大きな影響はないものと考えら ns.

【0014】外部電界を0にしたときに変位による分極が0でないということは中間層も分極反転することにな ッ、中間層と導電体間の界面に、中間層を形成しない時と同様な歪みが発生するために効果がなくなるので、本 発明の如く中間層に動作温度において残留分極がO又は それに近い値のものを用いることによって上記の問題は なくなる。

【0015】さらに、外部電界0においてXB=0とす ると、(i),(ii)において(ii)の界面にのみ XFに相当する歪みが残る。この歪みは応力によるもの であるので中間層を形成する膜の弾性に依存している。 PtのようなF.C.C.構造の金属に弾性が強いので強 誘電体の分極変位に対する応力が強くなり分極の保持特 性が悪くなるので、本発明の如く中間層として弾性の弱いものを形成することによりその応力が小さくなり分極

の保持特性が改善されることになる。 【0016】又、さらに、中間層に強誘電体の構造と全 く異なる構造のものを用いた場合には、面配位や格子間 距離に不整合が生じ、強素電体の結晶性、界面状態等が 悪化し、膜疲労の大きな原因になると考えられるが、本 発明の如く緩和層に残骸電体と同じ又は類似した構造を 選択することにより上記の問題は改善できると考えられ

【0017】上記の如き構造をもつ、 すなわち、図2に 示す構造の強張電体コンデンサーは図3に示す如き回路 構成のコンデンサーを直列に配置したものと等価にな る。CB、CFはそれぞれ緩和層と強素電体の容量であ る。AB間に電王VOをかけたときCB、CFにかかる 電子を夫々VB、VFとし、蓄積電荷量をQとすると、

VF=VO-2VB=VO-2Q/CB=VO-2QdB/EBEOAB ... (iii)

εΟ: 真空の誘電率 εΒ: 中間層の比誘電率 dB: 中間層の電極間距離(膜厚)

AB:中間層の(電極)面積

となり、εBが大きくなる程VFは大きくなることがわ かる。強素電体が分極反転するためには、ある程度のV Fが必要となり、又、VFが大きい程分極反転速度が速 くなるというメリットもある。従来技術におけるTa2 05 (εr≒25) もまだ該電率が十分大きいとは言え ず、SrTiO3 (εr≒200) の様に高速率な特 質と比較すると約8分の1の膜厚にしなければ同程度の VFを得ることができない。又、微細化による面積の低 滅にも有利である。このことより、本発明に用いる中間 層の材料としては誘電率の大きい物質が好ましい。

【0018】図4は実際に半導体基板4の上に図2と同 様の構造をもつ積層したコンデンサーを設けたものの断 面例である。又、図5は中間属を用いて半導体基板4の 上にトランジスタと同じ図2と同様の構造をもつコンデ ンサーを作成したメモリー素子の一例である。

[0019]

【発明の効果】上記実施例に詳記した如く、本発明は、 変位分極による自発分極を持つ強素電体の上下にSrT iO3よりなる中間層を積層し、さらにその上に導電体 を積層する構造にして、強誘電体と導電体間に応力緩和 を目的とする中間層を介在させた構造を持つ、鏡配 バイスを創作したものであり、分極反転にともなう 膿疲労を減少させることができることにより、例えばそれを利用するメモリー素子の書き換え可能回数が増加でき、 又、外部電界が0のときの界面での応力が緩和されるた めデータ保持時間が長くなるような利点を有するもので ある。

【図面の簡単な説明】

【図1】 従来用いられている強烈電体デバイスの構造 の一例を示す説明図である。

【図2】本発用にかかる強烈電体デバイスの一実施例 としてコンデンサーを示す説明図である。

【図3】図2に示す強素電体デバイスの等価回路図で ある。

【図4】 本発明にかかる強調電体コンデンサーを半導 体基板上に設けた今一つの実施列を示す説明図である。 【図5】 本発明にかかる強調電体コンデンサーをトラ ンジスタと共に半導体基板上に設けた他の実施列を示す 證明図である。

【符号の説明】

- 1 導電体電極
- 2 強素電体
- 3 中間層
- 4 半導体基板
- 5 絶縁膜
- 6 配線層

